

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-197812

(43)Date of publication of application : 11.07.2003

(51)Int.Cl.

H01L 23/12

H01L 21/60

H05K 1/18

H05K 3/28

H05K 3/32

(21)Application number : 2001-400236

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 28.12.2001

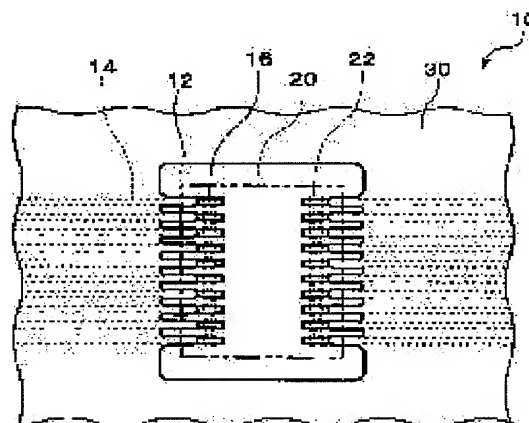
(72)Inventor : FUKUDA KOICHI

(54) WIRING BASE BOARD AND MANUFACTURING METHOD THEREOF, SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREOF, CIRCUIT BASE BOARD AND ELECTRONIC INSTRUMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a wiring base board and the manufacturing method of the same, capable of preventing contact between the end part of a semiconductor chip and the wiring of the wiring base board, a semiconductor device and the manufacturing method thereof, a circuit base board and an electronic instrument.

SOLUTION: The wiring base board comprises a base board 12 having the mounting area of the semiconductor chip 20, a plurality of wirings 14 formed on the base board 12 so as to arrive at the mounting area and a protective film 30 provided in the area between neighbored wirings 14 so as to arrive at the end part of the mounting area on the wiring 14 while avoiding the end part of the mounting area.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-197812

(P2003-197812A)

(43) 公開日 平成15年7月11日 (2003.7.11)

(51) Int.Cl. ⁷	識別記号	F I	テームト* (参考)
H 0 1 L 23/12		H 0 1 L 21/60	3 1 1 W 5 E 3 1 4
21/60	3 1 1	H 0 5 K 1/18	L 5 E 3 1 9
H 0 5 K 1/18		3/28	D 5 E 3 3 6
3/28		3/32	B 5 F 0 4 4
3/32			C

審査請求 未請求 請求項の数22 O L (全 10 頁) 最終頁に続く

(21) 出願番号 特願2001-400236(P2001-400236)

(22) 出願日 平成13年12月28日 (2001. 12. 28)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿 2 丁目 4 番 1 号

(72) 発明者 福田 耕一

山形県酒田市十里塚166番地 3 東北エプ

ソン株式会社内

(74) 代理人 100090479

弁理士 井上 一 (外 2 名)

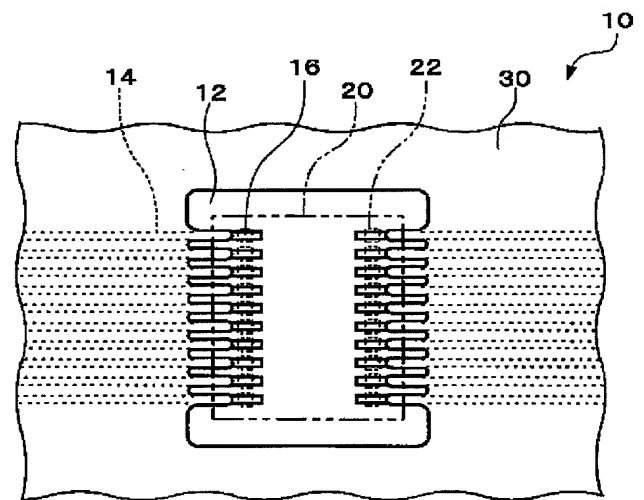
最終頁に続く

(54) 【発明の名称】 配線基板及びその製造方法、半導体装置及びその製造方法、回路基板並びに電子機器

(57) 【要約】

【課題】 半導体チップの端部と配線基板の配線との接触を防止することができる配線基板及びその製造方法、半導体装置及びその製造方法、回路基板並びに電子機器を提供することにある。

【解決手段】 配線基板は、半導体チップ 20 の搭載領域を有するベース基板 12 と、ベース基板 12 に搭載領域に至るように形成された複数の配線 14 と、配線 14 上で搭載領域の端部に至るように設けられ、かつ、隣同士の配線 14 の間の領域で搭載領域の端部を避けて設けられた保護膜 30 と、を含む。



【特許請求の範囲】

【請求項 1】 半導体チップの搭載領域を有するベース基板と、
前記ベース基板に前記搭載領域に至るように形成された複数の配線と、
前記配線上で前記搭載領域の端部に至るように設けられ、かつ、隣同士の前記配線の間の領域で前記搭載領域の端部を避けて設けられた保護膜と、
を含む配線基板。

【請求項 2】 請求項 1 記載の配線基板において、
前記保護膜は、前記ベース基板の前記搭載領域の外側で、前記配線のパターンとほぼ同じパターンを有するように前記配線上に設けられてなる配線基板。

【請求項 3】 請求項 1 記載の配線基板において、
前記保護膜は、前記ベース基板の前記搭載領域の外側で、前記配線及び隣同士の前記配線の間の領域を覆うように設けられてなる配線基板。

【請求項 4】 電極を有する半導体チップと、
前記半導体チップの前記電極を有する面の側に配置され、前記電極と電気的に接続された複数の配線が形成されたベース基板と、
前記半導体チップの端部と前記配線との間に入り込んで設けられ、かつ、前記半導体チップの端部と隣同士の前記配線の間の領域との間を避けるように設けられた保護膜と、
を含む半導体装置。

【請求項 5】 請求項 4 記載の半導体装置において、
前記保護膜は、前記配線基板の前記半導体チップの外側で、前記配線のパターンとほぼ同じパターンを有するように前記配線上に設けられてなる半導体装置。

【請求項 6】 請求項 4 記載の半導体装置において、
前記保護膜は、前記配線基板の前記半導体チップの外側で、前記配線及び隣同士の前記配線の間の領域を覆うように設けられてなる半導体装置。

【請求項 7】 請求項 4 から請求項 6 のいずれかに記載の半導体装置において、
前記保護膜の前記入り込む部分は、前記半導体チップの端部に密着してなる半導体装置。

【請求項 8】 請求項 4 から請求項 6 のいずれかに記載の半導体装置において、
前記保護膜の前記入り込む部分は、前記半導体チップの端部に非接触となるように設けられてなる半導体装置。

【請求項 9】 請求項 4 から請求項 8 のいずれかに記載の半導体装置において、
前記半導体チップと前記配線基板との間に設けられた樹脂をさらに含む半導体装置。

【請求項 10】 請求項 9 記載の半導体装置において、
前記樹脂は、導電粒子が含有されてなる異方性導電材料であり、
前記電極と前記配線とは、前記導電粒子によって電気的

に接続されてなる半導体装置。

【請求項 11】 請求項 4 から請求項 9 のいずれかに記載の半導体装置において、
前記電極と前記配線とは、金属接合によって電気的に接続されてなる半導体装置。

【請求項 12】 請求項 1 から請求項 11 のいずれかに記載の配線基板又は半導体装置が実装された回路基板。

【請求項 13】 請求項 1 から請求項 11 のいずれかに記載の配線基板又は半導体装置を有する電子機器。

10 【請求項 14】 半導体チップの搭載領域を有するベース基板に、前記搭載領域に至るように複数の配線を形成し、保護膜を設けることを含み、
前記保護膜を、前記配線上で前記搭載領域の端部に至るように設け、かつ、隣同士の前記配線の間の領域で前記搭載領域の端部を避けて設ける配線基板の製造方法。

【請求項 15】 請求項 14 記載の配線基板の製造方法において、

前記保護膜を、前記ベース基板の前記搭載領域の外側で、前記配線のパターンとほぼ同じパターンを有するように前記配線上に設ける配線基板の製造方法。

20 【請求項 16】 請求項 14 記載の配線基板の製造方法において、

前記保護膜を、前記ベース基板の前記搭載領域の外側で、前記配線及び隣同士の前記配線の間の領域を覆うように設ける配線基板の製造方法。

【請求項 17】 請求項 14 から請求項 16 のいずれかに記載の配線基板の製造方法において、
前記保護膜を印刷法によって設ける配線基板の製造方法。

30 【請求項 18】 請求項 14 から請求項 16 のいずれかに記載の配線基板の製造方法において、
前記保護膜は、感光性の材料からなり、
前記保護膜を、前記材料を露光して一部を除去することによって設ける配線基板の製造方法。

【請求項 19】 請求項 18 記載の配線基板の製造方法において、

前記ベース基板に導電部材を設け、前記導電部材上で前記材料を露光して一部を除去し、前記導電部材の前記材料から露出する部分をエッチングすることによって、前記配線を形成し、
前記保護膜を、前記材料における前記配線の前記電極との電気的な接続部を覆う部分を除去することによって設ける配線基板の製造方法。

【請求項 20】 請求項 14 から請求項 16 のいずれかに記載の配線基板の製造方法において、
前記保護膜を電着法によって設ける配線基板の製造方法。

【請求項 21】 請求項 14 から請求項 16 のいずれかに記載の配線基板の製造方法において、
前記保護膜をインクジェット方式によって設ける配線基

板の製造方法。

【請求項 22】 請求項 14 から請求項 21 のいずれかに記載の配線基板の製造方法を含み、前記搭載領域に前記半導体チップを搭載することをさらに含む半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、配線基板及びその製造方法、半導体装置及びその製造方法、回路基板並びに電子機器に関する。

【0002】

【発明の背景】 半導体チップを基板にフェースダウン実装した半導体装置が知られている。フェースダウン実装では、半導体チップの配線（例えばアルミ配線）の形成された面と、配線基板の配線（例えば銅配線）の形成された面とが対向する。

【0003】 従来、半導体チップの端部でめくり上がった配線などが、配線基板の配線に接触してショートすることがあった。この課題は、半導体チップの端部と、配線基板の配線との距離を大きくするだけでは解決できなかった。

【0004】 本発明は、上述した課題を解決するためのものであり、その目的は、半導体チップの端部と配線基板の配線との接触を防止することができる配線基板及びその製造方法、半導体装置及びその製造方法、回路基板並びに電子機器を提供することにある。

【0005】

【課題を解決するための手段】 (1) 本発明に係る配線基板は、半導体チップの搭載領域を有するベース基板と、前記ベース基板に前記搭載領域に至るように形成された複数の配線と、前記配線上で前記搭載領域の端部に至るように設けられ、かつ、隣同士の前記配線の間の領域で前記搭載領域の端部を避けて設けられた保護膜と、を含む。

【0006】 本発明によれば、半導体チップが配線基板に搭載された場合、半導体チップの端部と配線基板の配線との間には保護膜が介在する。これによって、半導体チップの端部と、配線基板の配線との接触を防止することができる。したがって、電気的な接続信頼性の高い配線基板を提供することができる。

【0007】 (2) この配線基板において、前記保護膜は、前記ベース基板の前記搭載領域の外側で、前記配線のパターンとほぼ同じパターンを有するように前記配線上に設けられてもよい。

【0008】 (3) この配線基板において、前記保護膜は、前記ベース基板の前記搭載領域の外側で、前記配線及び隣同士の前記配線の間の領域を覆うように設けられてもよい。

【0009】 (4) 本発明に係る半導体装置は、電極を有する半導体チップと、前記半導体チップの前記電極を

有する面の側に配置され、前記電極と電気的に接続された複数の配線が形成されたベース基板と、前記半導体チップの端部と前記配線との間に入り込んで設けられ、かつ、前記半導体チップの端部と隣同士の前記配線の間の領域との間を避けるように設けられた保護膜と、を含む。

【0010】 本発明によれば、半導体チップの端部と配線基板の配線との間には保護膜が介在する。これによって、半導体チップの端部と、配線基板の配線との接触を防止することができる。したがって、電気的な接続信頼性の高い半導体装置を提供することができる。

【0011】 (5) この半導体装置において、前記保護膜は、前記配線基板の前記半導体チップの外側で、前記配線のパターンとほぼ同じパターンを有するように前記配線上に設けられてもよい。

【0012】 (6) この半導体装置において、前記保護膜は、前記配線基板の前記半導体チップの外側で、前記配線及び隣同士の前記配線の間の領域を覆うように設けられてもよい。

【0013】 (7) この半導体装置において、前記保護膜の前記入り込む部分は、前記半導体チップの端部に密着してもよい。

【0014】 (8) この半導体装置において、前記保護膜の前記入り込む部分は、前記半導体チップの端部に非接触となるように設けられてもよい。

【0015】 これによれば、保護膜として、比較的、耐熱性の低い材料を使用できる。

【0016】 (9) この半導体装置において、前記半導体チップと前記配線基板との間に設けられた樹脂をさらに含んでもよい。

【0017】 これによれば、保護膜が、半導体チップの端部と、隣同士の配線の間の領域との間を避けて設けられているので、樹脂の流れが妨げられないようになっていく。したがって、好適な状態で樹脂が設けられる。

【0018】 (10) この半導体装置において、前記樹脂は、導電粒子が含有されてなる異方性導電材料であり、前記電極と前記配線とは、前記導電粒子によって電気的に接続されてもよい。

【0019】 これによれば、半導体チップの端部と配線との間に導電粒子が介在した場合でも、両者が電気的に導通することを防止することができる。

【0020】 (11) この半導体装置において、前記電極と前記配線とは、金属接合によって電気的に接続されてもよい。

【0021】 (12) 本発明に係る回路基板は、上記配線基板又は上記半導体装置が実装されている。

【0022】 (13) 本発明に係る電子機器は、上記配線基板又は上記半導体装置を有する。

【0023】 (14) 本発明に係る配線基板の製造方法は、半導体チップの搭載領域を有するベース基板に、前

10

20

30

40

50

記搭載領域に至るように複数の配線を形成し、保護膜を設けることを含み、前記保護膜を、前記配線上で前記搭載領域の端部に至るように設け、かつ、隣同士の前記配線の間の領域で前記搭載領域の端部を避けて設ける。

【0024】本発明によれば、半導体チップが配線基板に搭載された場合、半導体チップの端部と配線基板の配線との間には保護膜が介在することになる。これによって、半導体チップの端部と、配線基板の配線との接触を防止することができる。したがって、電気的な接続信頼性の高い配線基板を製造することができる。

【0025】(15) この配線基板の製造方法において、前記保護膜を、前記ベース基板の前記搭載領域の外側で、前記配線のパターンとほぼ同じパターンを有するように前記配線上に設けてもよい。

【0026】これによれば、保護膜を設ける領域が少なく済むので、材料費を削減することができる。

【0027】(16) この配線基板の製造方法において、前記保護膜を、前記ベース基板の前記搭載領域の外側で、前記配線及び隣同士の前記配線の間の領域を覆うように設けてもよい。

【0028】これによれば、簡単な工程で保護膜を設けることができる。

【0029】(17) この配線基板の製造方法において、前記保護膜を印刷法によって設けてもよい。

【0030】(18) この配線基板の製造方法において、前記保護膜は、感光性の材料からなり、前記保護膜を、前記材料を露光して一部を除去することによって設けてもよい。

【0031】(19) この配線基板の製造方法において、前記ベース基板に導電部材を設け、前記導電部材上で前記材料を露光して一部を除去し、前記導電部材の前記材料から露出する部分をエッチングすることによって、前記配線を形成し、前記保護膜を、前記材料における前記配線の前記電極との電気的な接続部を覆う部分を除去することによって設けてもよい。

【0032】これによれば、配線を形成するための材料を使用して保護膜を設けるので、工程が簡単になり、大幅にコストを削減することができる。

【0033】(20) この配線基板の製造方法において、前記保護膜を電着法によって設けてもよい。

【0034】(21) この配線基板の製造方法において、前記保護膜をインクジェット方式によって設けてもよい。

【0035】(22) 本発明に係る半導体装置の製造方法は、上記配線基板の製造方法を含む。

【0036】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。ただし、本発明は、以下の実施の形態に限定されるものではない。

【0037】(配線基板) 図1～図2(B)は、本実施

の形態に係る配線基板の平面図である。図2(A)は図1の部分拡大図であり、図2(B)は変形例を示す図である。

【0038】配線基板10は、ベース基板12と、配線14と、を含む。ベース基板12は、有機系(例えばエポキシ基板)、無機系(例えばセラミック基板、ガラス基板)又はそれらの複合構造(例えばガラスエポキシ基板)からなるものであってもよく、材料は限定されない。ベース基板12は、フレキシブル基板(可撓性基板)であってもよい。フレキシブル基板として、例えば、ポリエステル基板やポリイミド基板などが挙げられる。また、ベース基板12は、COF(Chip On Film)用基板やTAB(Tape Automated Bonding)用基板と称してもよい。あるいは、ベース基板12は、リジッド基板であってもよい。

【0039】ベース基板12は、半導体チップ20の搭載領域を有する。図1～図2(B)に示す例では、ベース基板12の2点鎖線で囲まれる領域に半導体チップ20が搭載される。

【0040】ベース基板12には、複数の配線14が形成されている。本実施の形態では、配線14は、ベース基板12の一方の面に形成されているが、両方の面に形成されてもよい。配線14とは、少なくとも2点の電気的な接続を図る部分を指し、独立して形成された複数の配線14を配線パターンと称してもよい。配線14は、銅、ニッケル又は金などの金属で形成されることが多い。

【0041】複数の配線14は、半導体チップ20の搭載領域に至るように形成されている。詳しくは、各配線14は、半導体チップ20のいずれかの電極22が配置される部分(多くの場合、半導体チップの端部)に至るように形成されている。各配線14は、電極22が配置される部分において、電極22との接続部16を有する。接続部16は、ラインとなる部分よりも面積の大きいランドとなってもよく、あるいはラインと同じ幅で延長された先端部であってもよい。

【0042】ここで、半導体チップ20の平面形状は、矩形であることが多いがその他の形状(例えば円形)であっても構わない。電極22は、半導体チップ20の端部に形成されることが多い。例えば、半導体チップ20が矩形である場合、複数の電極22は、対向する2辺又は4辺(図1では2辺)に沿って形成されてもよい。

【0043】配線基板10には、保護膜30が設けられている。保護膜30は、絶縁性を有する材料(例えば樹脂)で形成される。保護膜30は、最終製品(半導体装置)として配線基板10上に残るので、所望の耐熱性などを有する材質を選択することが好ましい。

【0044】保護膜30は、半導体チップ20の搭載領域の外側では、少なくとも配線14を覆うように設けられている。図1及び図2(A)に示す例では、保護膜3

0は、半導体チップ20の搭載領域の外側で、配線基板10（配線14の領域及び隣同士の配線14の間の領域）を覆うように設けられている。その場合、保護膜30は、隣同士の配線14の間の領域（ベース基板12の露出領域）では、半導体チップ20の搭載領域の端部を避けるように設けられる。これによれば、保護膜30のパターニング領域が少ないので、保護膜30を簡単に設けることができる。例えば、図示するように、保護膜30は、半導体チップ20の搭載領域の近くにおいて、隣同士の配線14の間の領域を露出させるように設けてもよい。こうすることで、半導体チップ20と配線基板10との間の通気を良くすることができるので、後述するように、例えば、樹脂を流しやすくすることができる。

【0045】保護膜30は、半導体チップ20の搭載領域の内側では、いずれか1つ又は複数（図2（A）では全て）の配線14上で、半導体チップ20の搭載領域の端部に至るように設けられている。言い換えると、保護膜30は、配線基板10に半導体チップ20が搭載されたときに、半導体チップ20の端部と配線14との間に入り込むように設けられる。さらに言い換えると、保護膜30は、半導体チップ20の端部と配線14との間においてスペーサの機能を有する。

【0046】保護膜30のスペーサ部32は、配線14と電極22との電気的な接続を妨げないように、少なくとも接続部16を避けるように設けられる。保護膜30のスペーサ部32は、配線14上に、配線14の幅とほぼ同じ幅（誤差の範囲を含む）で形成されてもよい。その場合、保護膜30のスペーサ部32は、配線14の上端部に設けられてもよく（図4（A）参照）、あるいは上端部及び側端部を覆うように設けられてもよい。

【0047】あるいは、図2（B）に示すように、保護膜40は、半導体チップ20の搭載領域の外側において、配線14のパターンとほぼ同じパターンを有するように配線14上に設けられてもよい。言い換えれば、半導体チップ20の搭載領域の外側において、配線14同士の間には、ベース基板12が保護膜40から露出している。これによれば、保護膜40を設ける領域が少なく済むので、材料費を削減することができる。保護膜40は、配線14上に、配線14の幅とほぼ同じ幅（誤差の範囲を含む）で形成されてもよい。また、保護膜40は、配線14の上端部に設けられてもよく、あるいは上端部及び側端部を覆うように設けられてもよい。そして、保護膜40は、半導体チップ20の搭載領域の外側から内側に延長されて、配線14上で、半導体チップ20の搭載領域の端部に至るように設けられている。言い換えると、保護膜40は、配線基板10に半導体チップ20が搭載されたときに、半導体チップ20の端部と配線14との間に入り込むように設けられる。保護膜40のスペーサ部42は、配線14と電極22との電気的な接続を妨げないように、少なくとも接続部16を避ける

ように設けられる。

【0048】図3は、図2（A）のIII-III線断面図であり、図4（A）は、図2（A）のIVA-IVA線断面図である。図4（B）は、変形例を示す図である。なお、図3～図4（B）では、配線基板に半導体チップが搭載されている。

【0049】図3及び図4（A）に示すように、保護膜30の半導体チップ20の端部と配線14との間にスペーサ部32は、半導体チップ20の端部に密着してもよい。すなわち、保護膜30は、配線基板10上に、半導体チップ20の端部と配線14との隙間を埋めるように高く設けられてもよい。

【0050】これによれば、半導体チップ20と配線14との間には、保護膜30が両者に密着して設けられる。そのため、半導体チップ20の端部と、配線基板10の配線14との接触を確実に防止することができる。

【0051】あるいは、図4（B）に示すように、保護膜の半導体チップ20の端部と配線14との間にスペーサ部52は、半導体チップ20の端部に非接触となるように設けられてもよい。すなわち、保護膜30は、配線基板10上に、半導体チップ20の端部に至らないように低く設けられてもよい。

【0052】これによれば、保護膜30は、半導体チップ20に接触しにくくなるので、半導体チップ20の熱（例えば実装時又は動作時の熱）によって、保護膜30が溶けるのを防止することができる。すなわち、保護膜30として、比較的、耐熱性の低い材料を使用でき、設計自由度が広がる。

【0053】本実施の形態に係る配線基板によれば、半導体チップ20が配線基板10に搭載された場合、半導体チップ20の端部と配線基板10の配線14の間には保護膜30が介在する。これによって、半導体チップ20の端部と、配線基板10の配線14との接触を防止することができる。したがって、電気的な接続信頼性の高い配線基板10を提供することができる。

【0054】（半導体装置）図5（A）は本実施の形態に係る半導体装置を示す図であり、図5（B）は変形例を示す図である。半導体装置は、上述した配線基板10と、電極22を有する半導体チップ20と、を含む。

【0055】半導体チップ20は、上述したように複数の電極22を有する。電極22は、回路素子の形成された面に形成されることが多い。電極22は、パッド（例えばアルミパッド又は銅パッド）を含む。あるいは、パッドにバンプ（例えば金バンプ）が形成される場合は、電極22はパッド及びバンプを含む。

【0056】半導体チップ20は、電極22を有する面の側に配線基板10が配置されるように実装される。すなわち、半導体チップ20は、配線基板10にフェースダウン実装される。そして、電極22と配線14の接続部16とが電気的に接続される。

【0057】両者の電氣的な接続は、金属接合によって達成されてもよい。その場合、熱のみ、超音波振動のみ、あるいは超音波振動及び熱などを印加して両者を接合してもよい。接合されると、電極22及び配線14の接続部16を構成する材料が拡散して金属接合が形成される。例えば、両者を熱圧着して、Au-Au接合を達成してもよい。また、配線14の接続部16に共晶が作られるような金属メッキが施されていると、金属接合が達成されやすくてもよい。例えば、接続部16にスズメッキを施して、Sn-Auの共晶合金を形成してもよい。なお、金属接合として、ハンダ接合を行ってもよい。

【0058】半導体チップ20と配線基板10との間に樹脂60が設けられてもよい。樹脂60は、例えばエポキシ系の材料からなるものであってもよい。半導体チップ20が配線基板10にフェースダウン実装される場合、樹脂60はアンダーフィル材と呼ばれる。樹脂60は、保護膜30と同一材料であってもよく、異なる材料であってもよい。図5(A)に示すように、樹脂60は、半導体チップ20の電極22の形成された面を覆って、半導体チップ20の側部に至るように設けられてもよい。

【0059】樹脂60は、半導体チップ20を実装した後に、半導体チップ20と配線基板10との間に注入してもよい。例えば、矩形である半導体チップ20の対向する2辺に電極22が形成される場合、電極22の形成されない他の2辺の側から樹脂60を注入してもよい。その場合、電極22の形成される側において、半導体チップ20の端部と、隣同士の配線14の間の領域と、の間には保護膜30が設けられていないので、半導体チップ20と配線基板10との間の通気を良くすることができる。したがって、樹脂60の流れが妨げられず、ボイドなどの発生を防止することができる。

【0060】図5(B)に示すように、半導体チップ20と配線基板10との間に異方性導電材料62が設けられてもよい。異方性導電材料62は、接着剤(バインダ)に導電粒子62が含有されたもので、分散剤が添加される場合もある。異方性導電材料62の接着剤として、熱硬化性の接着剤が使用されることが多い。異方性導電材料62は、電極22と配線14の接続部16との間で導電粒子64が押し潰されることによって、両者の電氣的な接続が達成される。

【0061】これによれば、半導体チップ20の端部と配線14との間に導電粒子64が介在した場合でも、保護膜50(スペーサ部52)によって両者が電氣的に導通するのを防止することができる。

【0062】上述では、配線基板10の一方の面に半導体チップ20が実装された例を示したが、本発明は、配線基板10の両面に半導体チップ20が実装された形態も含む。その場合、配線基板10の両面に上述の保護膜

が形成されてもよい。

【0063】本実施の形態に係る半導体装置の効果は既に説明した通りである。

【0064】(配線基板の製造方法)図6~図9は、本実施の形態に係る配線基板の製造方法を示す図である。本実施の形態では、ベース基板12に配線14を形成し、保護膜30を設ける。

【0065】リール・トゥ・リール搬送の方式を適用して、配線基板を製造してもよい。その場合、ベース基板12は可撓性基板(テープ)である。そして、ベース基板12は、長尺状をなし、複数の半導体チップ20の搭載領域を有する。また、ベース基板12の端部に複数のスプロケットホール(図示しない)が形成され、スプロケットホールにスプロケット(図示しない)をはめ合わせて、リール・トゥ・リール搬送が可能になっている。これによれば、製造工程を流れ作業で行えるので、生産効率が向上し、製造コストを削減することができる。

【0066】配線14は、ベース基板12の一方の面に形成してもよく、両面に形成してもよい。配線14は、接着材料を介してベース基板12に貼り付けられて、3層基板を構成してもよい。その場合、フォトリソグラフィを適用した後にエッチングして配線14を形成してもよい(第3例参照)。あるいは、配線14を、接着剤なしでベース基板12に形成して2層基板を構成してもよい。例えば、スパッタリング等によって配線14を形成してもよいし、無電解メッキで配線14を形成するアディティブ法を適用してもよい。

【0067】保護膜30は、所定の形状にパターニングする。以下に、保護膜30の形成方法の例を示す。

【0068】(第1例)図6に示すように、保護膜30を印刷法によってパターニングしてもよい。これによって、例えば、既存の製造装置を使用して、簡単に保護膜30を形成することができる。

【0069】配線の形成工程が終了したベース基板12に、マスク100を位置合わせする。詳しくは、マスク100によって、最終製品においてベース基板12の保護膜30から露出させたい部分を覆う。すなわち、保護膜30を設けたい部分を開口させる。次に、保護膜30の材料102を、ペースト状にしてベース基板12の全面(配線14の領域も含む)に設ける。そして、スキージ104を使用して、材料102をマスク100の開口部に充填する。その場合、材料102は、マスク100の高さで平らに充填される。その後、マスク100を取り除くことによって、保護膜30をパターニングすることができる。

【0070】(第2例)図7(A)及び図7(B)に示すように、保護膜30をフォトリソグラフィによってパターニングしてもよい。

【0071】配線の形成工程が終了したベース基板12に、保護膜30の材料102を設ける。ここで、材料1

02は、感光性を有する。その場合、材料102は、感光部が溶剤に可溶性となるポジ型であってもよく、あるいは感光部が溶剤に不溶性となるネガ型のいずれであってもよい。材料102は、ベース基板12の配線14の形成された面の全面に設ける。材料102を、スピコート法、ディッピング法又は電着法などで設けてもよい。

【0072】次に、マスク106を配置して光エネルギー108を照射する。すなわち、材料102を露光する。マスク106の形状は、パターンニング形状によって決まり、材料102がポジ型であるかネガ型であるかによって反転形状となる。図示する例では、材料102はポジ型であり、マスク106を保護膜30を設けたい部分を覆って設ける。露光後、材料102を現像することによって、図7(B)に示すように保護膜30をパターンニングすることができる。なお、材料102は、製造工程のいずれかにおいて、ベークすることが好ましい。

【0073】(第3例)図8(A)～図8(D)に示すように、配線の形成工程で、材料102をエッチングのレジスト材として使用し、配線14を形成した後に残る材料102を使用して保護膜30をパターンニングしてもよい。材料102のパターンニングは、フォトリソグラフィを適用することができ、第2例で説明した内容を適用してもよい。

【0074】図8(A)に示すように、ベース基板12に配線14の材料となる導電部材110を設ける。導電部材110は、配線14が形成される範囲を含むように、ベース基板12に接着材料(図示しない)を介して接着される。材料102は、導電部材110の全面に設ける。

【0075】図8(B)に示すように、材料102を露光及び現像する。材料102は、後のエッチング工程で、エッチングしない部分を覆って、レジスト材として使用される。

【0076】図8(C)に示すように、導電部材110における材料102から露出する部分を、エッチングして除去する。その場合、ドライエッチング又はウェットエッチングのいずれを適用してもよい。こうして、配線14が所定のパターンに形成される。このとき、材料102は、配線14の接続部16を覆って設けられている。

【0077】図8(D)に示すように、材料102のうち、配線14の接続部16を覆う部分を除去する。例えば、レーザビームを照射することによって、材料102の一部を除去してもよい。こうして、保護膜30をパターンニングすることができる。なお、製造工程のいずれかにおいて、材料102をベークすることが好ましい。

【0078】これによれば、配線14を形成するための材料102を使用して保護膜30を設けるので、工程が簡単になり、大幅にコストを削減することができる。

【0079】(第4例)図9に示すように、保護膜を電着法によってパターンニングしてもよい。

【0080】配線の形成工程が終了したベース基板12を、浴槽112の浴114に浸す。浴114は、溶媒中に保護膜の材料が分散されている。浴114には、陽極電極116が配置されている。陽極電極116は、ベース基板12の配線の形成された面の側に配置される。そして、浴114中にベース基板12を送り出し、配線を陽極電極116よりも低い電圧、例えばGNDの陰極に接続する。これによって、陽極電極116と、ベース基板12の配線と、の間に電流が流れる。こうして、電流が流れる配線に、保護膜の材料を設けることができる。このとき、保護膜の材料によって、配線の接続部も覆われるので、その後の工程で、材料のうち配線の接続部を覆う部分を除去する。例えば、レーザビームを照射することによって、材料の一部を除去してもよい。

【0081】図9に示すように、ベース基板12が長尺状のテープであれば、リール・トゥ・リール搬送を適用することができる。その場合、ベース基板12には、各配線パターン(独立した複数の配線)と電気的に接続されたリードが形成され、該リードが陰極に接続される。

【0082】これによれば、ベース基板12に設けた保護膜の材料のうち、除去する部分が少なく済むので、製造コストを削減することができる。

【0083】(第5例)図10に示すように、保護膜をインクジェット方式によってパターンニングしてもよい。

【0084】配線の形成工程が終了したベース基板12に、インクジェットヘッド118のノズル120から材料102を吐出する。詳しくは、インクジェットヘッド118は、静電気力を利用してノズル120からペースト状の材料102を吐出させる。インクジェット方式によれば、インクジェットプリンタ用に実用化された技術を応用することで、高速かつインクを無駄なく経済的に充填することが可能である。図10に示すインクジェットヘッド118は、例えばインクジェットプリンタ用に実用化されたもので、圧電素子を用いたピエゾジェットタイプ、あるいはエネルギー発生素子として電気熱変換体を用いたバブルジェット(登録商標)タイプ等が使用可能である。これによって、保護膜となる材料102の吐出面積及び吐出パターンを自由に設定することが可能となる。

【0085】これによれば、ベース基板12の必要な部分に保護膜を設けることができるので、保護膜の材料を無駄にせずに済む。そのため、製造コストを削減することができる。

【0086】なお、図10に示すように、ベース基板12が長尺状のテープであれば、リール・トゥ・リール搬送を適用することができる。

【0087】(半導体装置の製造方法)本実施の形態に係る半導体装置の製造方法は、上述の配線基板の製造方

10

20

30

40

50

法を含み、配線基板に半導体チップを搭載する。配線基板には、1つ又は複数の半導体チップを搭載する。詳細は、上述した通りである。

【0088】(回路基板及び電子機器) 図11は、本実施の形態に係る回路基板を示す図である。回路基板1000には、上述した配線基板又は半導体装置(図11では半導体装置)が電気的に接続されている。回路基板1000は、電気光学装置であってもよい。電気光学装置は、例えば、液晶装置、プラズマディスプレイ装置、エレクトロルミネセンスディスプレイ装置などであって、電気光学物質(液晶・放電ガス・発光材料など)を有する。なお、図示するように、半導体装置の配線基板10は、例えば回路基板1000の端部の回りに配線基板10を屈曲させてもよい。

【0089】本実施の形態に係る電子機器として、図12にはノート型パーソナルコンピュータ1100、図13には携帯電話1200が示されている。これらの電子機器は、上述した配線基板又は半導体装置を有する。

【0090】本発明は、上述した実施の形態に限定されるものではなく、種々の変形が可能である。例えば、本発明は、実施の形態で説明した構成と実質的に同一の構成(例えば、機能、方法及び結果が同一の構成、あるいは目的及び結果が同一の構成)を含む。また、本発明は、実施の形態で説明した構成の本質的でない部分を置き換えた構成を含む。また、本発明は、実施の形態で説明した構成と同一の作用効果を奏する構成又は同一の目的を達成することができる構成を含む。また、本発明は、実施の形態で説明した構成に公知技術を付加した構成を含む。

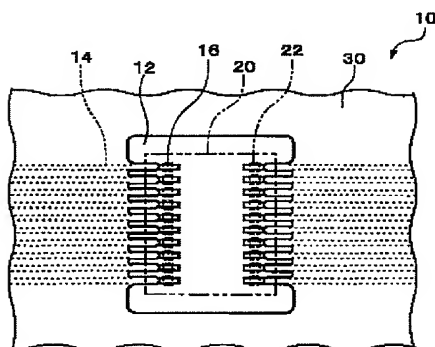
【図面の簡単な説明】

【図1】 図1は、本実施の形態に係る配線基板を示す図である。

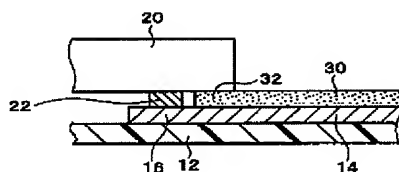
【図2】 図2は、本実施の形態に係る配線基板を示す図である。

【図3】 図3は、本実施の形態に係る半導体装置を示す*

【図1】



【図3】



* 図である。

【図4】 図4 (A) 及び図4 (B) は、本実施の形態に係る半導体装置を示す図である。

【図5】 図5 (A) 及び図5 (B) は、本実施の形態に係る半導体装置を示す図である。

【図6】 図6は、本実施の形態の第1例に係る配線基板の製造方法を示す図である。

【図7】 図7 (A) 及び図7 (B) は、本実施の形態の第2例に係る配線基板の製造方法を示す図である。

【図8】 図8 (A) ~ 図8 (D) は、本実施の形態の第3例に係る配線基板の製造方法を示す図である。

【図9】 図9は、本実施の形態の第4例に係る配線基板の製造方法を示す図である。

【図10】 図10は、本実施の形態の第5例に係る配線基板の製造方法を示す図である。

【図11】 図11は、本実施の形態に係る回路基板を示す図である。

【図12】 図12は、本実施の形態に係る電子機器を示す図である。

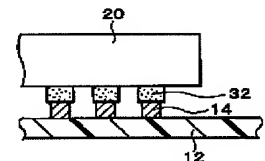
【図13】 図13は、本実施の形態に係る電子機器を示す図である。

【符号の説明】

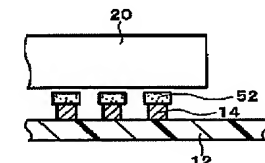
- 10 配線基板
- 12 ベース基板
- 14 配線
- 16 接続部
- 20 半導体チップ
- 22 電極
- 30 保護膜
- 40 保護膜
- 50 保護膜
- 60 樹脂
- 62 異方性導電材料
- 64 導電粒子

【図4】

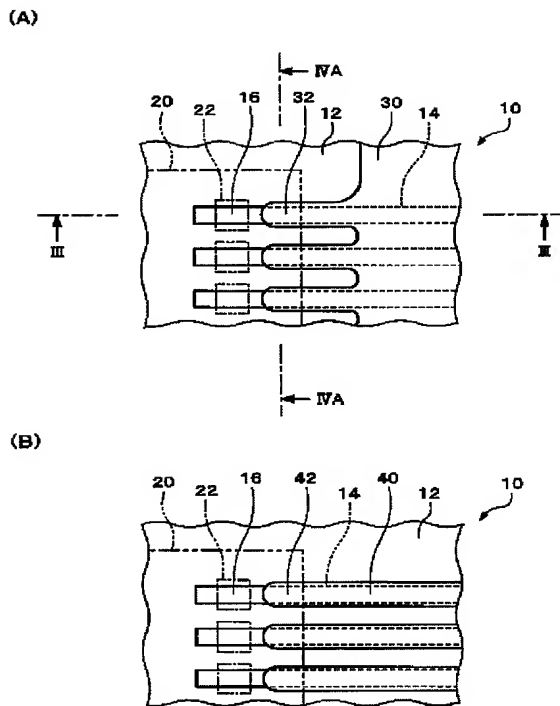
(A)



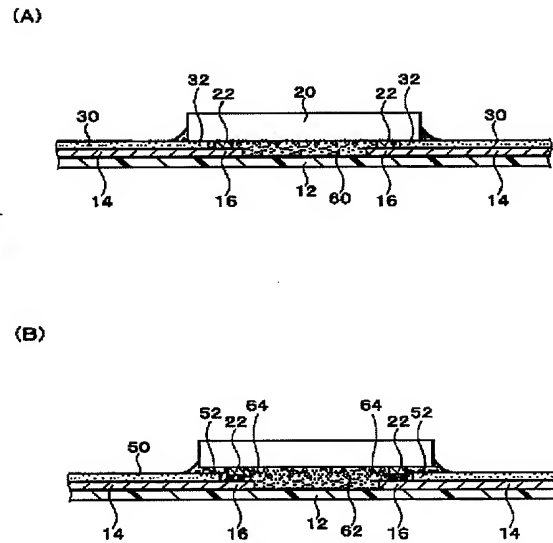
(B)



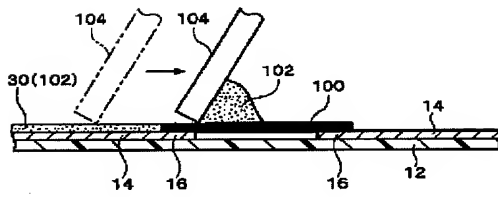
【図2】



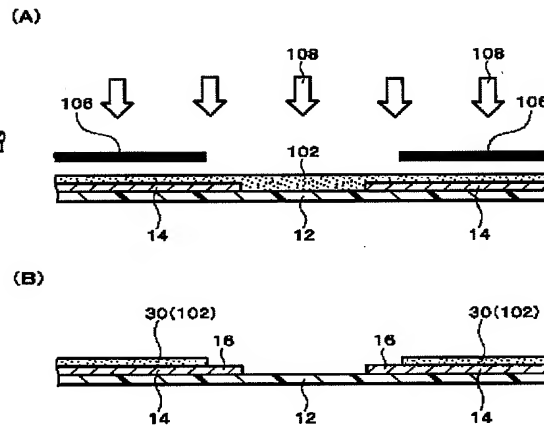
【図5】



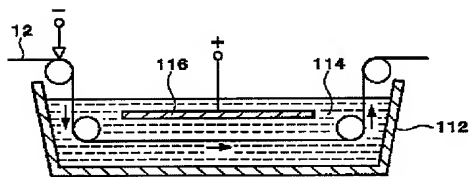
【図6】



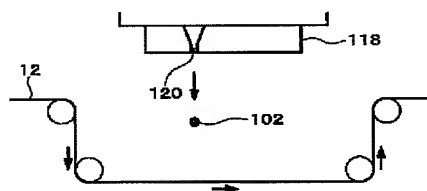
【図7】



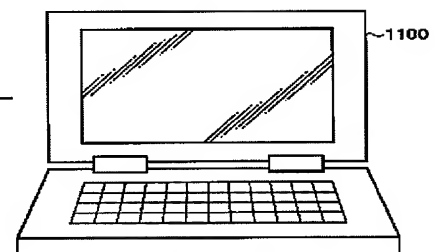
【図9】



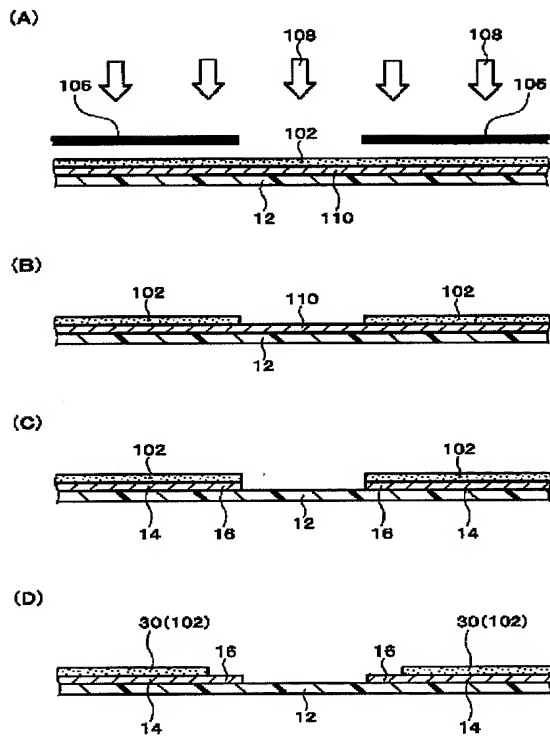
【図10】



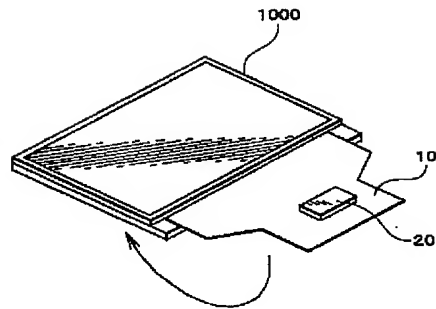
【図12】



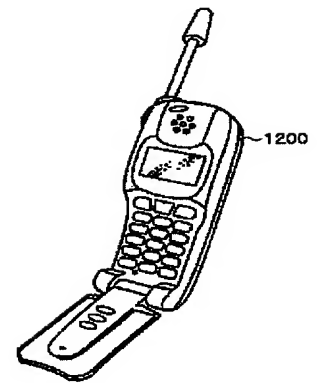
【図8】



【図11】



【図13】



フロントページの続き

(51) Int. Cl.⁷
H05K 3/32

識別記号

FI
H01L 23/12

テーマコード(参考)
F

Fターム(参考) 5E314 AA27 BB06 CC06 FF02 FF03
FF05 FF06 GG03 GG26
5E319 AA03 AB05 AC02 AC03 AC04
BB16 BB20 CC22 CC70 GG20
5E336 AA04 BB12 BB15 BB18 CC34
CC55 DD22 EE01 EE05 EE08
GG12
5F044 MM48